

BAKER BOTTS L.L.P.
30 Rockefeller Plaza
New York, NY 10112

A33890

TO WHOM IT MAY CONCERN:

Be it known that WE, Matthias Weiss and Prof. Dr. -Ing. Gerhard Fettweis,
having a mailing address at Bernhardstraße 111, 01187 Dresden, Germany, and Plattleite
39, 01324 Dresden, Germany, respectively, have invented an improvement in

METHOD AND APPARATUS FOR PRODUCING INSTRUCTION
WORDS TO TRIGGER FUNCTIONAL UNITS IN A PROCESSOR

of which the following is a

SPECIFICATION

A.33890

1

Ad-Wb/wb

28. Dezember 2000

5

10 **Verfahren und Anordnung zur Erzeugung von Instruktionsworten
zur Ansteuerung von Funktionseinheiten in einem Prozessor**

15 Die Erfindung betrifft ein Verfahren zur Erzeugung von Instruktionsworten zur Ansteuerung von Funktionseinheiten in einem Prozessor, bei dem in einer Konfigurationsphase eine aus einer Übersetzung eines Programmcodes stammende Folge von Primärinstruktionsworten erzeugt wird, wobei jedes Primärinstruktionswort aus mehreren Instruktionswortteilen besteht und jedes Instruktionswortteil zur Ansteuerung einer Funktionseinheit bestimmt ist und die Instruktionswortteile aus einem oder verschiedenen Primärinstruktionswörtern der Ausführung eines datenstationären Befehls dienen und wobei jedes Primärinstruktionswort eine Fraktionierung in kleinere Wortteile erfährt und in einer Ablaufphase eine Synthese eines Sekundärinstruktionswortes, das einem Primärinstruktionswort entspricht, aus den kleineren Wortteilen vorgenommen wird. Die Erfindung betrifft ferner eine Anordnung zur Erzeugung von Instruktionsworten zur Ansteuerung von Funktionseinheiten in einem Prozessor mit Funktionseinheiten, mit einem diesen Funktionseinheiten zugeordneten Instruktionswortspeicher und einem Instruktionswortspeicher zur Speicherung bereits erzeugter Instruktionsworte mit einer Breite, die mindestens gleich der Bitbreite des Sekundärinstruktionswortes ist, wobei der Instruktionswortpuffer aus einem Speicher mit wahlweisem oder
35 fest programmierten zeilenweisen Zugriff besteht.

In der deutschen Patentschrift DE 198 59 389 C1 wird ein der-

artiges Verfahren und eine Anordnung zur Ansteuerung von Funktionseinheiten in einem Prozessor beschrieben. Durch dieses Verfahren und die zugehörige Anordnung wird unter Beibehaltung einer geringen Programmwortbreite die Arbeitsgeschwindigkeit
5 anwendungsspezifisch erhöht. Allerdings hat es sich gezeigt, dass eine weitere Erhöhung der Arbeitsgeschwindigkeit möglich ist. Einige der zu verarbeitenden Befehle sind nämlich datenstationär. Datenstationär bedeutet in diesem Falle, dass einem Befehl keine eindeutige Aussage darüber zu entnehmen ist, auf
10 welchem Wege ein Prozessor den Befehl realisiert, insbesondere wie viele Schritte zur Ausführung des Befehles erforderlich sind.

Bei der Ausführung eines datenstationären Befehles werden
15 verschiedene Schritte in mehreren Takte ausgeführt. Jeder dieser Schritte wird durch ein Instruktionswortteil in je einem Instruktionswort einer Folge von Instruktionsworten realisiert, indem jedes Instruktionswortteil eine Funktionseinheit zu einer bestimmten, einen Teilschritt der Befehlsausführung realisierenden Handlung veranlaßt.
20

Jedes Instruktionswort muss nach dem Stand der Technik über die Folge von Programmwörtern neu zusammengesetzt werden. Auch bei gleichen Befehlsabläufen ist es erforderlich, den Befehlsteilschritten entsprechende Instruktionswörter zu erzeugen und hierfür die Programmwörter bereitzustellen. Dies ist auch bei
25 gleichen Befehlen erforderlich, d.h. für gleiche Befehlsfolgen sind immer wieder neue, wenn auch gleiche Programmwortfolgen, erforderlich. Hieraus entsteht ein hoher Speicheraufwand und
30 eine längere Verarbeitungszeit.

Es ist damit Aufgabe der Erfindung, den Speicheraufwand zu verringern und die Arbeitsgeschwindigkeit zu erhöhen.

35 Diese Aufgabe wird verfahrensseitig durch die kennzeichnenden Merkmale des Anspruchs 1 und anordnungsseitig durch das kennzeichnende Merkmal des Anspruchs 3 in Verbindung mit den entsprechenden Merkmalen des Standes der Technik gelöst.

Eine besondere Ausgestaltung des erfindungsgemäßen Verfahrens geht aus Anspruch 2 hervor,

Insbesondere wird es durch die Erfindung möglich, die Befehls-
bearbeitung von den am häufigsten auftretenden Befehlen, die
immer mit den gleichen Hardware-Komponenten auf immer den
gleichen Wegen ausgeführt werden, mit den entsprechenden In-
struktionswortteilen zu beschreiben, die in der Komplexwort-
folge gespeichert werden. Tritt ein solcher Befehl auf, kann
zur Befehlsrealisierung auf den Inhalt der Komplexworttabelle
zurückgegriffen werden. Die besondere Behandlung dieses immer
wiederkehrenden Befehls als ganz normaler (variabler) Befehl
kann entfallen, weshalb der Programmwortspeicher entlastet und
die Arbeitsgeschwindigkeit erhöht werden kann.

Die Erfindung soll nachfolgend anhand eines Ausführungsbei-
spiels näher erläutert werden. Die zugehörige Zeichnungsfigur
zeigt das Prinzip der erfindungsgemäßen Komplexwortverarbei-
tung.

Bei dem in der Zeichnungsfigur dargestellten Verfahren zur
Ansteuerung von Funktionseinheiten 12 in einem Prozessor 13
wird entsprechend dem Stand der Technik und somit gemäß des
deutschen Patentes DE 198 59 389 C1 aus einem Programmcode 1
mittels einer Übersetzung in einer Konfigurationsphase eine
Folge von Primärinstruktionsworten 2 aus mehreren Instruk-
tionswortteilen 4 erzeugt. Weiterhin wird die Folge von Primä-
rinstruktionsworten 2 in der Programmworterzeugung 8 kompri-
miert und als Folge von zugehörigen Programmworten in einem
Ablaufspeicher 9 gespeichert.

Ebenfalls innerhalb der Konfigurationsphase werden die In-
struktionswortteile 4, die zur Ausführung eines datenstationä-
ren Befehls dienen, in einer Komplexwortfolge 18 zusamme-
gefaßt und in einer durch den Komplexwortzeiger 6 indizierten
Zeile der Komplexworttabelle 5 gespeichert.

Bei einer Ablaufphase werden im Ablaufspeicher 9 auftretende

Komplexwortzeiger 6 erkannt und geben mit ihrem enthaltenen Index die Zeile der Komplexworttabelle 5 zum Auslesen an, in der die zugeordnete Komplexwortfolge 18 abgelegt wurde.

- 5 Die dort abgelegte Komplexwortfolge 18 wird ausgelesen und die in ihr enthaltenen Komplexworte 17 werden durch die einzelnen komplexwortinternen Vorgaben in die entsprechend Zeile und Spalte des Sekundärinstruktionswortspeichers 7 parallel eingespeichert.

10

Entsprechend der eingestellten Sekundärinstruktionswort-Speicherabfolge 16 wird einerseits das aktuelle Sekundärinstruktionswort 15 in einen Instruktionswortausgabespeichers 11 übertragen. Dessen Ausgabe löst die zur Verarbeitung an die entsprechenden Funktionseinheiten 12 des Prozessors 13 erforderlichen Funktionen aus.

15

20

Andererseits wird das aktuelle Sekundärinstruktionswort 15 in einer Sekundärinstruktionsworterzeugung 10 zusammen mit einem neuen Programmwort verarbeitet, damit an ihrem Ausgang ein weiteres Sekundärinstruktionswort 15 zur Einspeicherung in den Sekundärinstruktionswortspeicher 7 bereitstellt wird.

11 12 13 14 15 16 17 18 19 20 21 22 23 24 25 26 27 28 29 30 31 32 33 34 35 36 37 38 39 40 41 42 43 44 45 46 47 48 49 50 51 52 53 54 55 56 57 58 59 60 61 62 63 64 65 66 67 68 69 70 71 72 73 74 75 76 77 78 79 80 81 82 83 84 85 86 87 88 89 90 91 92 93 94 95 96 97 98 99 100

Ad-Wb/wb

28. Dezember 2000

5

10

Verfahren und Anordnung zur Erzeugung von Instruktionsworten
zur Ansteuerung von Funktionseinheiten in einem Prozessor

15

Bezugszeichenliste

20

25

30

- 1 Programmcode
- 2 Primärinstruktionswort
- 3 Instruktionswortspeicher
- 4 Instruktionswortteil
- 5 Komplexworttabelle
- 6 Komplexwortzeiger
- 7 Sekundärinstruktionswortspeicher
- 8 Programmworterzeugung
- 9 Ablaufspeicher
- 10 Sekundärinstruktionsworterzeugung
- 11 Instruktionswortausgabespeicher
- 12 Funktionseinheit
- 13 Prozessor
- 15 Sekundärinstruktionswort
- 16 Sekundärinstruktionswort-Speicherabfolge
- 17 Komplexwort
- 18 Komplexwortfolge

Ad-Wb/wb

28. Dezember 2000

5

10 **Verfahren und Anordnung zur Erzeugung von Instruktionsworten
zur Ansteuerung von Funktionseinheiten in einem Prozessor**

Patentansprüche

15 Verfahren zur Erzeugung von Instruktionsworten zur An-
steuerung von Funktionseinheiten in einem Prozessor, bei
dem in einer Konfigurationsphase eine aus einer Überset-
zung eines Programmcodes stammende Folge von Primärinstruk-
tionsworten erzeugt wird, wobei jedes Primärinstruktions-
20 wort aus mehreren Instruktionswortteilen besteht und jedes
Instruktionswortteil zur Ansteuerung einer Funktionsein-
heit bestimmt ist und die Instruktionswortteile aus einem
oder verschiedenen Primärinstruktionswörtern der Ausführ-
ung eines datenstationären Befehls dienen und wobei jedes
25 Primärinstruktionswort eine Fraktionierung in kleinere
Wortteile erfährt und in einer Ablaufphase eine Synthese
eines Sekundärinstruktionswortes, das einem Primärinstruk-
tionswort entspricht, aus den kleineren Wortteilen vor-
genommen wird, d a d u r c h g e k e n n z e i c h n e t,
30 dass jedes der Instruktionswortteile (4), die der Aus-
führung des datenstationären Befehles dienen, als Komplex-
worte (17) in einer Komplexwortfolge (18) zusammengefaßt
und in einer durch einen Komplexwortzeiger (6) indizierten
Zeile einer Komplexworttabelle (5) gespeichert werden,
35 dass bei der Synthese von Sekundärinstruktionsworten (15),
welche eine zur Ausführung des datenstationären Befehles
gehörende Folge von Instruktionswortteilen (4) zu beinhal-
ten hat, in einem Ablaufspeicher (9) der auftretende zu-

geordnete Komplexwortzeiger (6) erkannt wird, dass in der durch den Komplexwortzeiger (6) indizierten Zeile der Komplexworttabelle (5) die dort abgelegte Komplexwortfolge (18) ausgelesen wird, dass die in ihr enthaltenen Komplexworte (17) durch die einzelnen komplexwortinternen Vorgaben in die entsprechend Zeile und Spalte des Sekundärinstruktionswortspeichers (7) in Abhängigkeit vom aktuellen Sekundärwort parallel eingespeichert werden, dass entsprechend einer wahlweisen Sekundärinstruktionswort-Speicherabfolge (16) einerseits das aktuelle Sekundärinstruktionswort (15) mittels einer Instruktionswortausgabe (11) zur Verarbeitung an die entsprechende Funktionseinheit (12) des Prozessors (13) gelangt und es andererseits in einer Sekundärinstruktionsworterzeugung (10) verarbeitet wird, welche an ihrem Ausgang ein weiteres Sekundärinstruktionswort (15) zur Einspeicherung in den Sekundärinstruktionswortspeicher (7) bereitstellt.

2. Verfahren nach Anspruch 1, d a d u r c h g e k e n n z e i c h n e t, dass eine fest programmierte Sekundärinstruktionswort-Speicherabfolge (16) eingestellt wird.
3. Anordnung zur Erzeugung von Instruktionsworten zur Ansteuerung von Funktionseinheiten in einem Prozessor mit Funktionseinheiten, mit einem diesen Funktionseinheiten zugeordneten Instruktionswortspeicher und einem Instruktionswortspeicher zur Speicherung bereits erzeugter Instruktionsworte mit einer Breite, die mindestens gleich der Bitbreite des Sekundärinstruktionswortes ist, wobei der Instruktionswortpuffer aus einem Speicher mit wahlweisem oder fest programmierten zeilenweisen Zugriff besteht, d a d u r c h g e k e n n z e i c h n e t, dass dem Sekundärinstruktionswortspeicher (7) in Form eines Matrixregisterfiles eine nur lesbare oder schreib- und lesbare Komplexworttabelle (5) zugeordnet ist.

Ad-Wb/wb

28. Dezember 2000

5

10

**Verfahren und Anordnung zur Erzeugung von Instruktionsworten
zur Ansteuerung von Funktionseinheiten in einem Prozessor**

Zusammenfassung

15

Die Erfindung betrifft ein Verfahren und eine Anordnung zur Erzeugung von Instruktionsworten zur Ansteuerung von Funktionseinheiten in einem Prozessor, bei dem eine Folge von datenstationären Befehlen auftritt, welche von einer Folge von Primäristruktionsworten stammt. Hierbei bestehen die Primäristruktionsworte aus mehreren Instruktionswortteilen. Die Instruktionswortteile sind zur Ansteuerung je einer Funktionseinheit bestimmt.

20

25

Erfindungsgemäß wird bei der Abarbeitung der Instruktionsworte eine Verringerung des Speicheraufwandes und eine Erhöhung der Arbeitsgeschwindigkeit dadurch erreicht, dass diese Komplexteilwörter während einer Konfigurationsphase in einer Komplexteilwortfolge zusammengefaßt und in einer Komplexworttabelle gespeichert werden. Die dort abgelegte Komplexwortenfolge wird in einer Ablaufphase aus der durch einen Komplexwortzeiger indizierten Zeile der Komplexworttabelle ausgelesen. Die in ihr enthaltenen Komplexworte werden durch die einzelnen komplexwortinternen Vorgaben in die entsprechend Zeile und Spalte des Sekundäristruktionswortspeichers parallel eingespeichert und können nach Ausgabe in einen Instruktionswortspeicher an den jeweiligen Funktionseinheiten die erforderlichen Funktionen auslösen.

30

35